

Implementasi Graf pada Perancangan Integrated Circuit

Muhammad Fahmi Alamsyah 13519077

Program Studi Teknik Informatika

Sekolah Teknik Elektro dan Informatika

Institut Teknologi Bandung, Jl. Ganesha 10 Bandung 40132, Indonesia

13519077@std.itb.ac.id

Abstract— Makalah ini akan membahas salah satu aplikasi graf yang digunakan pada sistem perancangan integrated circuit. Rancangan elektronika dapat diibaratkan sebagai graf dimana terdiri dari sisi-sisi dan simpul. Perancangan IC sangat membutuhkan sifat keplanaran suatu graf. Graf yang planar akan menghasilkan rangkaian arus yang tidak tumpang tindih dan bersilangan antara sisi-sisinya. Rangkaian integrated circuit yang tidak planar akan mengakibatkan interferensi arus pada komponen IC.

Keywords—integrated circuit, IC, Kuratowski, graf planar, simpul, sisi.

I. PENDAHULUAN

Pada zaman ini, elektronika merupakan sesuatu hal yang sangat vital dalam perkembangan teknologi serta mempermudah pekerjaan manusia. Teknologi yang telah berkembang saat ini sangatlah di tunjang oleh perkembangan pengetahuan tentang elektronika. Komponen penting dalam perangkaian suatu elektornika yaitu integrated circuit(IC). Integrated circuit atau lebih dikenal dengan IC adalah suatu bahan semi konduktor yang berisi gabungan dari jutaan transistor, dioda, resistor dan kapasitor. Di dalam elektronika, peranan IC sangatlah penting yaitu sebagai otak dari seluruh rangkaian elektronika. Oleh karena itu, perancangan IC adalah hal yang krusial bagi pembuatan suatu sistem. Pada dasarnya perancangan IC tidaklah mudah karena seringkali masih banyak kesalahan dalam merangkai jalur-jalur pada IC. Kesalahan umum yang sering dilakukan adalah membuat rangkaian listrik yang jalurnya saling tumpang tindih atau saling bertabrakan. Jalur pada IC tidak boleh bertabrakan atau bersilangan satu dengan yang lainnya karena akan menimbulkan interferensi arus listrik pada rangkaian. Rangkaian yang mengalami interferensi arus akan mengalami malfungsi. Oleh karena itu, dalam perancangan jalur IC kita memerlukan teori graf planar agar jalur-jalur IC dapat dihubungkan tanpa adanya persilangan antara kedua jalur.

II. LANDASAN TEORI

A. Teori Graf

1. Definisi Graf

Sebuah graf atau graf tidak berarah G adalah sebuah

pasangan $G = (V, E)$ yang memenuhi kondisi:

1. V adalah sebuah himpunan, yang elemennya dinamakan sudut atau simpul.
2. E adalah sebuah himpunan dari pasanganpasangan sudut yang terpisah, yang dinamakan sisi atau garis.

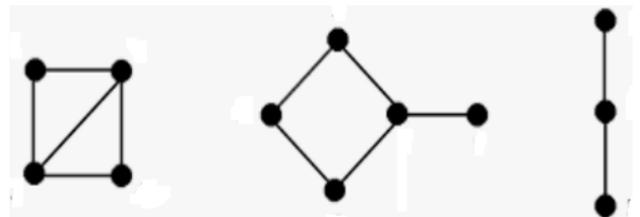
Sisi ganda (multiple edges atau parallel edges) dalam graf adalah dua sisi atau lebih yang menghubungkan dua simpul yang sama. Gelang atau kalang (loop) adalah sisi yang berawal dan berakhir pada simpul yang sama.

2. Jenis – Jenis Graf

Berdasarkan ada tidaknya gelang atau sisi ganda pada suatu graf, graf dapat dikelompokkan menjadi 2 jenis:

a. Graf sederhana (simple graph)

Graf yang tidak mengandung gelang maupun sisiganda dinamakan graf sederhana. Suatu graf sederhana $G=(V,E)$ terdiri dari himpunan tak kosong dari simpul (vertex) V , dan himpunan pasangan tak berurut anggota berlainan dari V yang disebut sebagai garis hubung (edge) E .

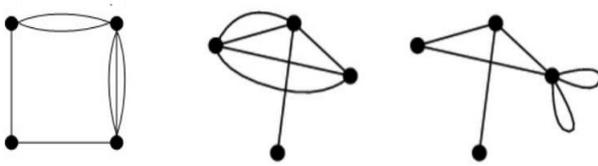


Gambar 2.1 Graf Sederhana

b. Graf tak-sederhana (unsimple-graph).

Graf yang mengandung sisi ganda atau gelang dinamakan graf tak-sederhana (unsimple graph). Suatu multigraf (graf ganda atau graf tidak sederhana) $G=(V,E)$ terdiri dari himpunan simpul V , himpunan garis hubung E , dan sebuah fungsi f dari E ke $\{\{u, v\} \mid u, v \in V, u \neq v\}$. Ada 2 macam graf tak-sederhana yaitu graf ganda (multigraf) dan graf semu (pseudograf). Suatu multigraf $G=(V,E)$ terdiri dari himpunan simpul V , himpunan garis hubung E , dan sebuah fungsi f dari E ke $\{\{u, v\} \mid u, v \in V, u \neq v\}$. Suatu pseudograf $G=(V, E)$ terdiri dari himpunan

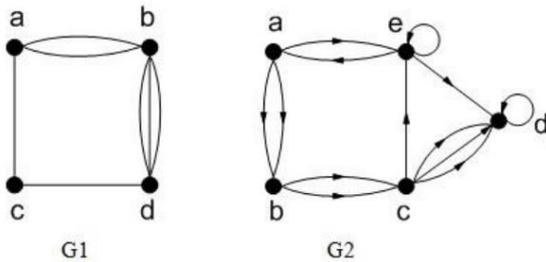
simpul V , himpunan garis hubung E , dan fungsi f dari E ke $\{\{u, v\} \mid u, v \in V\}$.



Gambar 2.2 Graf tidak sederhana

Berdasarkan orientasi arah pada sisi, maka secara umum, graf dibedakan atas 2 jenis:

- a. Graf tak-berarah (undirected graph)
Graf yang sisinya tidak mempunyai orientasi arah disebut graf tak-berarah.
- b. Graf berarah (directed graph atau digraph) Graf yang setiap sisinya diberikan orientasi arah disebut sebagai graf berarah.



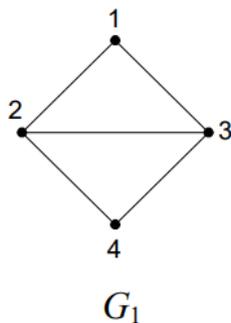
G1 : graf tak-berarah; G2 : Graf berarah

Gambar 2.3 Graf tak berarah dan graf berarah

3. Terminologi Graf

1. Ketetanggaan (Adjacent)

Jika ada sisi yang menghubungkan dua buah simpul maka dua buah simpul tersebut merupakan tetangga. Simpul 1 pada gambar 2.4 bertetangga dengan simpul 2 dan simpul 3.



Gambar 2.4 ketetanggaan

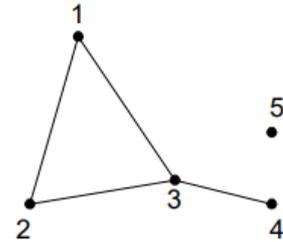
2. Bersisian (Incidency)

Jika ada sisi yang menghubungkan dua buah simpul maka sisi tersebut bersisian dengan dua buah simpul tersebut. Tinjau pada gambar 2.4, sisi (2, 3) bersisian dengan simpul 2 dan simpul 3, sisi (2,

4) bersisian dengan simpul 2 dan simpul 4, tetapi sisi (1, 2) tidak bersisian dengan simpul 4.

3. Simpul Terpencil (Isolated Vertex)

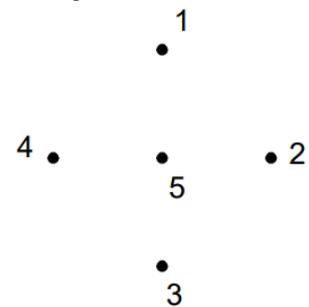
Simpul yang tidak memiliki satu pun sisi yang bersisian dengannya. Tinjau pada gambar 2.5, simpul 5 adalah simpul terpencil.



Gambar 2.5 Graf sederhana

4. Graf Kosong (Null Graph atau Empty Graph)

Graf yang himpunan sisi-sisinya (E) merupakan himpunan kosong.



Gambar 2.6 Graf Kosong

5. Derajat (Degree)

Jumlah sisi yang bersisian dengan simpul tersebut. Notasinya ialah $d(v)$. Terdapat suatu lemma jabat tangan dimana jumlah seluruh derajat semua simpul akan genap dimana jumlahnya ialah dua kali jumlah sisi graf tersebut. Sehingga akan mengakibatkan untuk sembarang graf maka jumlah simpul berderajat ganjil akan selalu genap (teorema). Tinjau gambar 2.4, simpul 1 berderajat 1 dan simpul 2 berderajat 3.

6. Lintasan (Path)

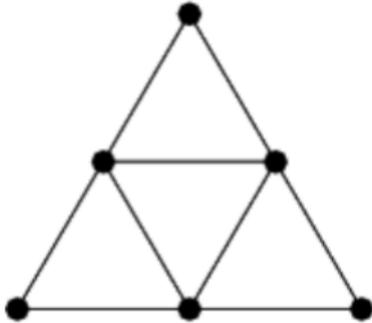
Suatu lintasan pada graf ialah barisan yang berisi nama dari simpul asal kemudian simpul berikutnya dan berikutnya hingga sampai di simpul tujuan. Panjang lintasan ialah jumlah sisi dalam lintasan tersebut. Tinjau graf pada gambar 2.4, lintasan 1, 2, 4, 3 adalah lintasan dengan barisan sisi (1,2), (2,4), (4,3).

7. Siklus (Cycle) atau Circuit (Circuit)

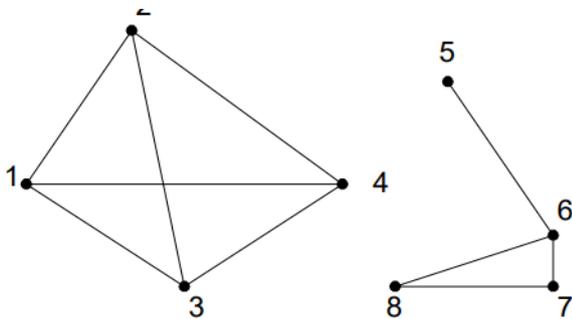
Lintasan yang dimulai dan diakhiri dengan simpul yang sama. Tinjau graf pada gambar 2.4, simpul 1, 2, 3, 1 adalah sebuah circuit.

8. Terhubung (Connected)

Jika dua buah simpul terdapat lintasan maka mereka terhubung. Jika graf terhubung maka untuk setiap simpul dalam himpunan V terdapat lintasannya. Jika tidak seluruhnya maka graf tersebut merupakan graf tak-terhubung.



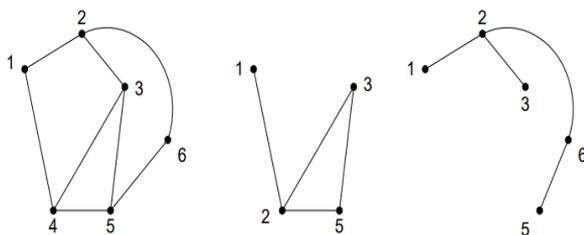
Gambar 2.7 Graf terhubung



Gambar 2.8 Graf tak terhubung

9. Upagraf (Subgraph) dan Komplemen

Upagraf Jika ada graf $G = (V, E)$ dan ada graf $G_1 = (V_1, E_1)$ G_1 dikatakan upagraf jika V_1 merupakan himpunan bagian dari V dan E_1 merupakan himpunan bagian dari E . Komplemennya ialah suatu G_2 dimana $E_2 = E - E_1$ dan V_2 adalah himpunan simpul yang anggota anggota E_2 bersisian dengannya.



Gambar 2.9 Upagraf

10. Upagraf Merentang (Spanning Subgraph)

Jika ada graf $G = (V, E)$ dan ada graf $G_1 = (V_1, E_1)$ G_1 dikatakan upagraf merentang jika $V_1 = V$.

11. Cut-Set

Terdapat suatu graf terhubung G , cut-set merupakan himpunan sisi yang jika dibuang dari G

menyebabkan G menjadi tidak terhubung dan akan menyebabkan dua buah komponen.

12. Graf Berbobot (Weighted Graph)

Graf yang sisinya ada nilai atau bobotnya.

4. Graf Khusus

1. Graf Lengkap (Complete Graph)

Graf sederhana yang setiap simpulnya mempunyai sisi ke sisa simpul lain. Jumlah sisi pada graf ini yang terdiri dari n simpul adalah $n(n-1)/2$.

2. Graf Lingkaran

Graf sederhana yang tiap simpulnya mempunyai derajat sebesar dua.

3. Graf Teratur (Regular Graph)

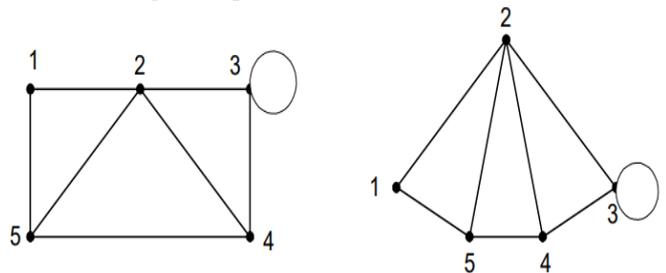
Graf yang setiap simpulnya mempunyai derajat yang sama disebut graf teratur. Apabila derajat setiap simpul adalah r , maka graf tersebut disebut sebagai graf teratur derajat r . Jumlah sisi pada graf teratur adalah $nr/2$

4. Graf Bipartite (Bipartite Graph)

Graf G yang himpunan simpulnya dapat dipisah menjadi dua himpunan bagian V_1 dan V_2 , sedemikian sehingga setiap sisi pada G menghubungkan sebuah simpul di V_1 ke sebuah simpul di V_2 disebut graf bipartit dan dinyatakan sebagai $G(V_1, V_2)$.

5. Graf Isomorfik

Suatu graf dikatakan isomorfik jika terdapat dua graf yang sama tetapi cara penggambaran geometrinya berbeda. Dua buah graf G_1 dan G_2 dikatakan isomorfik jika terdapat korespondensi satu-satu antara simpul-simpul dan sisi-sisi kedua graf tersebut sedemikian sehingga jika sisi e bersisian dengan simpul u dan v di G_1 , maka sisi e' yang berkoresponden di G_2 juga harus bersisian dengan simpul u' dan v' di G_2 .



Gambar 2.10 Isomorfik

6. Representasi Graf

Graf dapat direpresentasikan dengan beberapa cara, diantaranya:

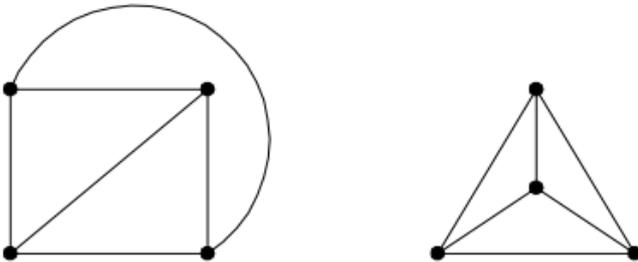
1. Matriks Ketetanggaan (adjacency matrix)
2. Matriks Bersisian (incidency matrix)
3. Senarai Ketetanggaan (adjacency list)

7. Graf Planar

Graf planar pertama kali diperkenalkan pada tahun 1965 oleh Ringel membahas masalah pewarnaan titik dan muka pada graf bidang. Sebuah graf dikatakan graf planar bila graf tersebut dapat disajikan (secara geometri) tanpa adanya ruas yang berpotongan. Sebuah graf yang disajikan tanpa adanya ruas yang berpotongan disebut dengan penyajian planar/map/peta.

Graf yang termasuk planar :

1. Tree/Pohon
2. Kubus
3. Bidang Empat
4. Bidang Delapan Beraturan
5. Graf yang tidak mengandung upagraf graf Kuratowski



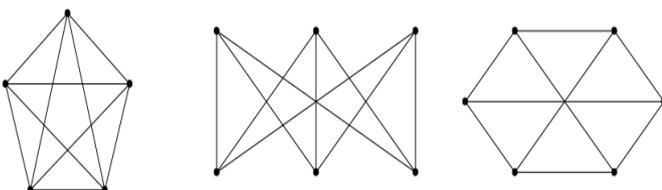
Gambar 2.11 Graf Planar

8. Teorema Kuratowski

Untuk menentukan keplanaran suatu graf, digunakan teorema yang bernama teorema Kuratowski. Menurut teorema ini, terdapat suatu aturan bagaimana suatu graf dikatakan planar. Namun, sebelum ke aturan tersebut, akan dijelaskan terlebih dahulu ciri-ciri graf Kuratowski. Sifat graf Kuratowski adalah sebagai berikut:

1. Kedua graf Kuratowski adalah graf teratur
2. Kedua graf Kuratowski adalah tidak planar
3. Penghapusan sisi atau simpul dari graf Kuratowski menyebabkan graf tersebut menjadi planar.

Menurut teorema Kuratowski, suatu graf, katakan graf G , bersifat planar jika dan hanya jika graf ini tidak mengandung upagraf yang isomorfik dengan salah satu graf Kuratowski atau homeomorfik dengan salah satu dari keduanya.

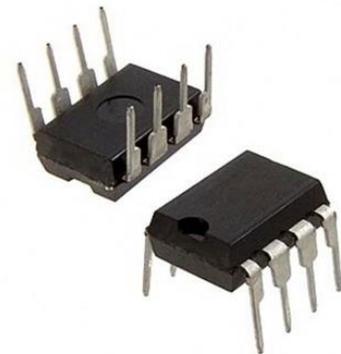


Gambar 2.12 Graf Kuratowski

9. Teori Integrated Circuit

Integrated Circuit atau disingkat dengan IC adalah komponen elektronika aktif yang terdiri dari gabungan

ratusan, ribuan bahkan jutaan transistor, dioda, resistor dan kapasitor yang diintegrasikan menjadi suatu rangkaian elektronika dalam sebuah kemasan kecil. Bahan utama yang membentuk sebuah integrated circuit (IC) adalah bahan semikonduktor. Silicon merupakan bahan semikonduktor yang paling sering digunakan dalam teknologi fabrikasi integrated circuit (IC). Dalam bahasa Indonesia, integrated circuit atau IC ini sering diterjemahkan menjadi circuit terpadu. Teknologi integrated circuit (IC) atau circuit terpadu ini pertama kali diperkenalkan pada tahun 1958 oleh Jack Kilby yang bekerja untuk Texas Instrument, setengah tahun kemudian Robert Noyce berhasil melakukan fabrikasi IC dengan sistem interkoneksi pada sebuah chip silikon. Integrated Circuit (IC) merupakan salah satu perkembangan teknologi yang paling signifikan pada abad ke 20.



Gambar 2.12 Integrated Circuit

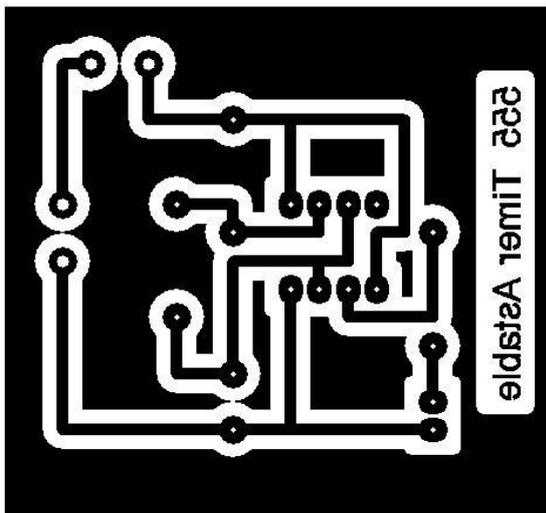
Teknologi IC (Integrated Circuit) memungkinkan seorang perancang rangkaian elektronika untuk membuat sebuah peralatan elektronika yang lebih kecil, lebih ringan dengan harga yang lebih terjangkau. Konsumsi daya listrik sebuah IC juga lebih rendah dibanding dengan transistor. Oleh karena itu, IC (Integrated Circuit) telah menjadi komponen utama pada hampir semua peralatan elektronika yang kita gunakan saat ini.

III. APLIKASI TEOREMA GRAF PLANAR DALAM PERANCANGAN INTEGRATED CIRCUIT

Hampir di semua komponen elektronik yang kita pakai saat ini pasti menggunakan integrated circuit. Selain bentuknya yang kecil dan ringan IC ini mampu bertugas sebagai otak dari rangkaian elektrik. Dalam penggunaannya teknologi integrated circuit atau IC haruslah di rancang matang-matang agar tidak timbul permasalahan yang disebut dengan interferensi arus. Interferensi arus adalah penggabungan dua buah arus dengan frekuensi yang berbeda. Fenomena ini terjadi secara simultan pada suatu media akibat superimposition satu arus terhadap arus lain. Agar suatu rancangan IC tidak terjadi interferensi arus maka digunakan teorema planar sekaligus teorema Kuratowski untuk merancang rangkaian IC.

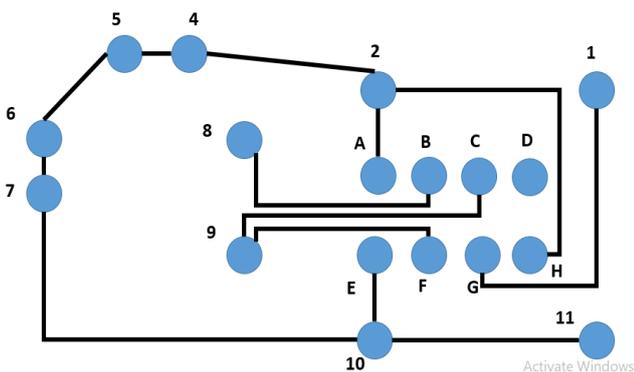
Suatu rangkaian elektronika dapat disebut sebagai graf karena pada dasarnya rangkaian ini terdiri dari simpul-simpul dan sisi. Kaki-kaki dari komponen elektronika seperti resistor, kapasitor, IC, dan inductor dapat diibaratkan sebagai simpul-simpulnya, sedangkan garis yang menghubungkan antara komponen satu dengan yang lainnya di ibaratkan sebagai sisi pada graf. Suatu garis yang menghubungkan antar komponen dibuat dengan lapisan tembaga. Lapisan ini dibuat dan di rancang agar tidak saling bertabrakan untuk menghindari terjadinya interferensi arus. Jika suatu komponen mengalami interferensi arus maka akan terjadi *malfunction* karena arus yang di terima suatu komponen melebihi dari kapasitas yang seharusnya.

Berikut adalah rancangan integrated circuit pada PCB.



Gambar 3.1 Model PCB dengan IC

Gambar 3.1 diatas dapat dikonversi menjadi graph yang lebih sederhana seperti gambar berikut.



Gambar 3.2 Model Graf 1

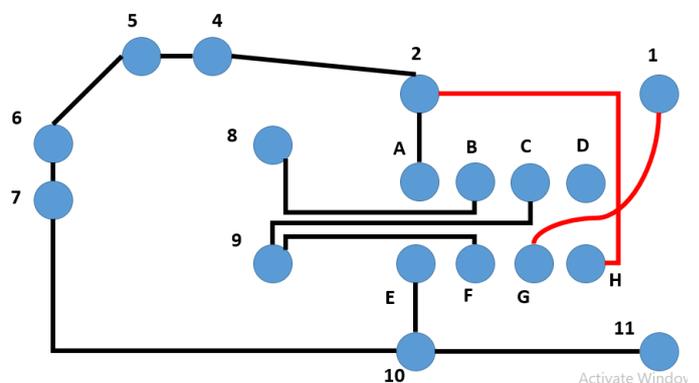
Kaki-kaki integrated circuit di tandai dengan simpul A,B,C,D,E,F,G,H, sedangkan simpul lainnya seperti resistor, kapasitor dan lain-lain ditunjukkan pada simpul 1,2,3,4,5,6,7,8,9,10,11. Berikut adalah table sisi dari graf diatas.

No	Sisi	Simpul
1.	a	A-2
2.	b	B-8
3.	c	C-9
4.	d	D-D
5.	e	E-10
6.	f	F-9
7.	g	G-1
8.	h	H-2

Selanjutnya kita periksa upagraf dari model graf ini. Jika graf ini memiliki upagraf yang isomorfik maupun homeomorfik dengan graf Kuratowski atau ada sisi-sisi yang bersilangan maka graf ini bukanlah graf planar. Jika bukan graf planar maka dapat kita simpulkan rangkaian ini masih menyebabkan arus integerensi. Tetapi jika graf ini tidak memiliki upagraf yang isomorfik maupun homeomorfik dengan graf Kuratowski dan tidak ada sisi yang bersilangan maka graf ini adalah graf planar sehingga dapat kita simpulkan rangkaian listrik ini tidak akan mengakibatkan arus interferensi.

Pada graf yang terdapat pada gambar 3.2. Kita dapat lihat bahwa graf ini tidak memiliki upagraf Kuratowski dan juga tidak memiliki sisi yang bersilangan. Jadi dapat disimpulkan desain rangkaian ini sudah benar.

Agar dapat terlihat perbedaan model rangkaian listrik dengan graf planar dan tidak selanjutnya kita rancang rangkaian gambar 3.1 dengan tanpa memperhatikan ke planaran suatu grafnya. Berikut adalah rancangan rangkaian tanpa memerhatikan keplanarannya.



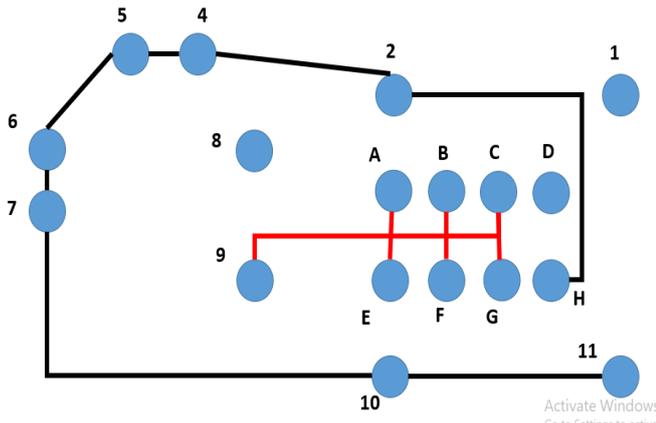
Gamar 3.3 Model Graf 2

Pada graf gambar 3.3 dapat dianalisis bahwa graf tersebut tidak memiliki upagraf dari graf Kuratowski namun terdapat persilangan antara sisi G-1 dengan sisi H-2. Desain rangkaian elektronik seperti ini akan menimbulkan interferensi arus antara arus yang mengalir pada sisi G-1 dengan arus yang mengalir pada sisi H-2. Hal ini sebab rusaknya komponen pada simpul 1, simpul 2, simpul H, dan simpul G.

Selanjutnya apabila kita memodelkan sebuah rangkaian listrik yang mirip dengan gambar 3.1 namun simpul A,B,C,E,F, dan G memiliki sisi yang terhubung pada simpul 9.

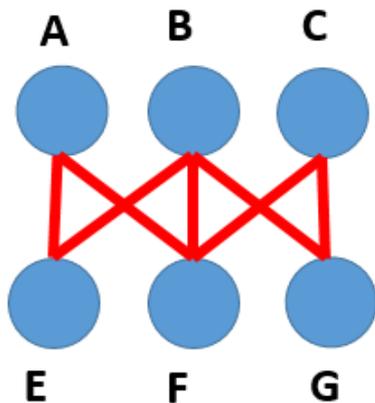
V. UCAPAN TERIMA KASIH

Pertama-tama penulis mengucapkan terima kasih dan rasa syukur kepada Tuhan Yang Maha Esa karena oleh anugerah dan karunia-Nya penulis dapat menyelesaikan makalah ini tepat waktu. Penulis mengucapkan terima kasih kepada dosen IF2120 yaitu Pak Rinaldi Munir karena tanpa ilmu yang diberikan melalui kelas penulis tidak dapat menyelesaikan makalah ini dengan baik. Serta penulis mengucapkan terima kasih kepada semua teman-teman seperjuangan yang telah membantu penulis untuk menyelesaikan makalah ini. Penulis pun tidak lupa mengucapkan terima kasih kepada semua pembaca makalah ini dan semoga tulisan ini dapat bermanfaat bagi para pembacanya.



Gambar 3.4 Model Graf 3

Dapat terlihat bahwa pada gambar 3.4 tidak terdapat sisi-sisi yang saling bersilangan, karena keenam simpul A,B,C,E,F,G mengarah pada simpul yang sama yaitu simpul 9 sehingga dapat di berikan satu jalur yang sama. Namun, rancangan model integrated circuit ini tidak akan berjalan dengan semestinya. Ini dikarenakan adanya upagraf Kuratowski pada rancangan rangkaian tersebut. Hal ini akan menimbulkan arus interferensi antara keenam simpul tersebut, sehingga akan terjadi *malfunction* pada integrated circuit(IC).



Gambar 3.5 Upagraf Kuratowski

IV. KESIMPULAN

Teori graf, khususnya teorema graf planar dan teorema Kuratowski ini dapat digunakan untuk menyelesaikan berbagai persoalan yang terjadi di kehidupan nyata. Salah satu contoh permasalahannya adalah dalam perancangan rangkaian integrated circuit. Dengan memisalkan suatu rangkaian sebagai model graf yang terdiri atas simpul dan sisi, maka dengan teorema graf planar dan teorema Kuratowski, kita dapat menyimpulkan bahwa rangkaian tersebut akan menyebabkan arus interferensi atau tidak. Sehingga konsep ini dapat membantu banyak orang-orang yang bekerja pada bidang ini.

REFERENCES

- [1] <https://informatika.stei.itb.ac.id/~rinaldi.munir/Matdis/2020-2021/Graf-2020-Bagian1.pdf>, diakses pada 6 Desember 2020.
- [2] <https://informatika.stei.itb.ac.id/~rinaldi.munir/Matdis/2020-2021/Graf-2020-Bagian2.pdf>, diakses pada 6 Desember 2020.
- [3] <https://informatika.stei.itb.ac.id/~rinaldi.munir/Matdis/2020-2021/Graf-2020-Bagian3.pdf>, diakses pada 6 Desember 2020.
- [4] https://en.wikipedia.org/wiki/Integrated_circuit, diakses pada 6 Desember 2020.
- [5] Alexander, Charles K. Fundamentals of Electric Circuits (5th ed), diakses pada 6 Desember 2020.

PERNYATAAN

Dengan ini saya menyatakan bahwa makalah yang saya tulis ini adalah tulisan saya sendiri, bukan saduran, atau terjemahandari makalah orang lain, dan bukan plagiasi.

Bandung, 7 Desember 2020

Muhammad Fahmi Alamsyah 13519077